

(51) Int. Cl.⁶ 識別記号 庁内整理番号
 H 0 1 L 35/28 C 9353-4M
 F 2 5 B 21/04 7616-3L
 H 0 1 L 35/32 Z 9353-4M

F I

審査請求 有 予備審査請求 有 (全 25 頁)

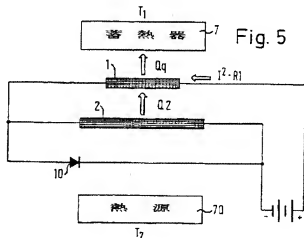
(21) 出願番号 特願平6-507811
 (86) (22) 出願日 平成5年(1993)9月22日
 (85) 翻訳文提出日 平成7年(1995)3月22日
 (86) 国際出願番号 PCT/EP93/02571
 (87) 国際公開番号 WO94/07094
 (87) 国際公開日 平成6年(1994)3月31日
 (31) 優先権主張番号 P 42 31 702.9
 (32) 優先日 1992年9月22日
 (33) 優先権主張国 ドイツ (DE)
 (81) 指定国 EP (AT, BE, CH, DE, DK, ES, FR, GB, GR, IE, IT, LU, M C, NL, PT, SE), JP, US

(71) 出願人 リテフ ゲゼルシャフト ミット ベシュ
 レンクテル ハフツング
 ドイツ フライブルク イー、パーエル、
 デー—79115 レラヒャー ストラーセ
 18
 (72) 発明者 ケスラー、ロルフ
 ドイツ メルツハウゼン デー—79249
 イン デン ザウエルマテン 12
 (74) 代理人 弁理士 原 謙三

(54) 【発明の名称】 熱電加熱冷却装置

(57) 【要約】

熱電加熱冷却装置は、プレート状の各ペルティエ素子の積層配列によって調整できる広い温度範囲を有し、低出力の第1の各ペルティエ素子(1)が内側の発熱/冷却表面を形成し、高出力の第2の各ペルティエ素子(2)が外側の発熱/冷却表面を形成している。上記各発熱/冷却表面の双方は中間プレート(6)によって分離されている。上記中間プレート(6)は、良好な断熱素材で、特に内部応力の無い鋳物製のアルミニウムからなる。発熱動作中に、低出力の内側の層状各ペルティエ素子(1)の過熱を防止するために、高出力の各ペルティエ素子(2)のカスケード配列に対してバイパスダイオード(10)を並列に接続し、そのバイパスダイオード(10)の極性を、発熱モードにおいて、電気的に並列に接続した各ペルティエ素子(2)を無電流の状態に維持できるように設定、あるいは低出力の各ペルティエ素子(1)の発熱する側が寛容できる温度上限に応じて高出力の各ペルティエ素子(2)に流れる電流を制限するように設定する。



【特許請求の範囲】

1. 電気的な加熱冷却装置は、複数の各ペルティエ素子（1，2）を有する基盤領域に取り付けられ、上記各ペルティエ素子は、一方の後方に他方が接続されたカスケード配列を発熱または冷却領域に分布するように配列されて有し、上記熱電加熱冷却装置の外面に熱伝達手段7が設けられ、上記各ペルティエ素子（1，2）では、互いに異なる出力の2つのグループに分けられ、互いに平行な2つの層状に配列され、低出力の各ペルティエ素子（1）が、第1の内側の発熱または冷却領域に、高出力の各ペルティエ素子（2）が、第2の外側の発熱または冷却領域になるように配され、高出力の上記各ペルティエ素子（2）が上記熱伝達手段7によって覆われているものであって、

低出力の各ペルティエ素子（1）の許容できない温度上昇を、上記熱電加熱冷却装置の温度範囲内の全てにおいて回避されるように、低出力の各ペルティエ素子（1）の発熱側の温度（ T_2 ）として機能する高出力の各ペルティエ素子（2）に流れる電流を制限する手段（10；25；16-18）が設けられていることを特徴としている。

2. 熱電加熱冷却装置は、請求項1記載の熱電加熱冷却装置であって、電流制限手段が、高出力の各ペルティエ素子（2）の少なくとも一つを電気的にバイパスするバイパスダイオード（10）を発熱動作中に関連する上記ペルティエ素子（2）に電流が流れないように極性が合わされて含むことを特徴としている。

3. 熱電加熱冷却装置は、請求項2記載の熱電加熱冷却装置であって、上記バイパスダイオード（10）が、高出力の各ペルティエ素子（2）の全てを電気的にバイパスしていることを特徴としている。

4. 熱電加熱冷却装置は、請求項2記載の熱電加熱冷却装置であって、上記高出力の各ペルティエ素子（2）の少なくともいくつか、それらに個々に割り当てられたバイパスダイオード（10）によって電気的にバイパスされていることを特徴としている。

5. 熱電加熱冷却装置は、請求項4記載の熱電加熱冷却装置であって、上記各バイパスダイオード（10）がそれぞれ割り当てられた各ペルティエ素子にそれぞ

れ一体化されていることを特徴としている。

6. 電氣的な加熱冷却装置は、複数の各ペルティエ素子（1，2）を有する基盤領域に取り付けられ、上記各ペルティエ素子は、一方の後方に他方が接続されたカスケード配列を、発熱または冷却領域に分配されるように配列されて有し、上記熱電加熱冷却装置の外面に熱伝達手段7が設けられ、上記各ペルティエ素子（1，2）では、出力段階の互いに異なる2つに分けられた各グループが、互いに平行な2つの層状に配列され、低出力の各ペルティエ素子（1）が、第1の内側の発熱または冷却領域に、高出力の各ペルティエ素子（2）が、第2の外側の発熱または冷却領域になるように配され、高出力の上記各ペルティエ素子（2）が上記熱伝達手段7によって覆われているものであって、

上記加熱冷却装置は、断熱性を有する加熱／冷却室に設置され、上記高出力の各ペルティエ素子（2）の少なくともいくつかは、発熱動作中に関連する上記ペルティエ素子（2）に電流が流れないように極性が合わされたバイパスダイオード（10）によってバイパスされていることを特徴としている。

7. 熱電加熱冷却装置は、請求項1または6記載の熱電加熱冷却装置であって、板状の上記各ペルティエ素子（1，2）の2つのグループが、断熱性を有するプレート状の枠（11，12）の各凹部にそれぞれ取り付けられていることを特徴としている。

8. 熱電加熱冷却装置は、請求項1または6記載の熱電加熱冷却装置であって、上記各ペルティエ素子（1，2）における互いに異なる出力を有する2つのグループが、熱良導体であり、かつ、機械的な内部応力が無い素材からなる中間プレート（6）によって互いに分離されていることを特徴としている。

9. 熱電加熱冷却装置は、請求項8記載の熱電加熱冷却装置であって、上記中間プレート（6）の表面積が、上記中間プレート（6）が全ての各ペルティエ素子（1，2）とそれらの周辺部にて重なり合うように、上記2つのグループの各ペルティエ素子（1，2）の面状の配列によって占められる合計面積より大きくなるようになっていることを特徴としている。

10. 熱電加熱冷却装置は、請求項7記載の熱電加熱冷却装置であって、蓄熱器が、熱伝達手段（7）として、上記高出力の各ペルティエ素子（2）のグループ

のためのプレート状の枠（11）の外側に全体を覆うように設けられていることを特徴としている。

11. 熱電加熱冷却装置は、請求項1記載の熱電加熱冷却装置であって、上記電流制限手段（16-18）が、高出力の各ペルティエ素子（2）に流れる電流のための電流制御器または電流制限器（17, 18）を制御し、低出力の各ペルティエ素子（1）の発熱側の温度（ T_1 ）を検出する温度センサー（16）を有することを特徴としている。

12. 熱電加熱冷却装置は、請求項1記載の熱電加熱冷却装置であって、カスケードに接続された上記高出力の各ペルティエ素子（2）の少なくともいくつかは、NTCサーミスタ（25）によって電気的にバイパスされており、上記NTCサーミスタ（25）は、低出力の各ペルティエ素子（1）の発熱側の温度と、温度が上限に近づくとき、上記NTCサーミスタの抵抗が小さくなって、高出力の各ペルティエ素子（2）に流れる電流が、低出力の各ペルティエ素子（1）の過熱を排除できる大きさまでに減少させるように選択された動作点とを検出するものであることを特徴としている。

【発明の詳細な説明】**熱電加熱冷却装置**

本願発明は、本願クレーム1の前文に基づく熱電加熱冷却装置に関するものである。上記装置の一般的なものは、印刷された公開公報（DD-A-0 049 626）に示されている。

熱の方向を反転させることもできる各ペルティエモジュールが取り付けられた冷却装置は、上記各ペルティエモジュールがハウジング内に囲まれるようにして設置されると、例えば加熱装置としても用いることができる。このような冷却装置は、圧縮機を用いた冷却装置のような他の冷却方法によって達成できない極めて正確な温度の安定性を電氣的に制御できるという大きな利点を有している。

しかしながら、従来のペルティエ素子による加熱／冷却装置は、調整できる温度範囲が極めて限定されていることと、および／または熱量が運び去られること（to be pumped away）による流出熱量のために消費電力が極めて大きくなるという欠点を有している。

板状の各ペルティエ素子（Peltier elements）は、一般にカスケード配列に接続されて用いられるが、そのようにして用いられたときに過熱に対して上記各ペルティエ素子を、特に各ペルティエ素子の周辺部を確実に保護できない欠点を有するものである。このような欠点は、単一平面状のカスケードの各ペルティエ素子（GB-A-2 241 378に例示）に対しても生じ、ペルティエ素子の複数の各カスケードからなるピラミッド状の配列（DD-A-0 049 626とUS-A-48 33 889とに例示）に対してもさらに顕著に生じる。

上記各公開公報では、上記各欠点に対する解決法が開示されているが、ペルティエ素子からなるカスケード配列の一つのみにに対して制限された発熱動作が可能となっているので、ペルティエ素子の部分的な過熱が容易に発生する。

さらに、このような解決法は下記のような欠点を生じることになる。そのような欠点としては、

発熱動作の制限によって、温度上限値への迅速な温度上昇が許容できる範囲外、または不可能となること、

発熱動作において、より大きな電力が必要となること、

半導体の素材の劣化により急速な消耗が発生する一方、より大きな膨張により素材に内部応力が発生することを挙げることができる。

本願発明は、相応な断熱性を有し、顕著に大きな温度範囲にて作動し、かつ、許容できない程度に大きな出力損失となる電力消費を回避しながら、加熱／冷却動作を行うことが可能な熱電的に作動する加熱／冷却ユニット、特に加熱／冷却室を提供する目的に基づいている。

この目的を達成するための解決法は、一般的な熱電的な加熱または冷却装置に対して本願クレーム1におけるその特徴点を適用して達成される。

上記解決法の優れた変形例としては、一般的な熱電的な加熱または冷却装置に対して本願クレーム6の特徴点を適用して達成される。

本願発明のさらに他の優れた各発展形や追加された各構成は、本願の各従属クレームにより個々に記述されている。

低出力のペルティエ素子のための電流の制限を有利に行うためには、バイパスダイオードを用いることができる。そのバイパスダイオードは、高出力の各ペルティエ素子の少なくとも一つを電気的にバイパスするように設けられ、かつ、発熱動作中に、そのバイパスされたペルティエ素子または各ペルティエ素子が無電流状態を維持するように上記バイパスダイオードの極性が合わせられている。

そのバイパスダイオードは、カスケードに接続された高出力の各ペルティエ素子の全てを電気的にバイパスするか、または高出力の各ペルティエ素子の少なくともいくつかに対し個々に割り当てて用いることができる。

上記の電流制限の手段としては、高出力のペルティエ素子のための電流制御器を制御する温度センサーを挙げることができる。

高出力の各ペルティエ素子における電流制限のための他の可能な手段としては、高出力の各ペルティエ素子を、NTCサーミスタによりバイパスすることが挙げられる。そのNTCサーミスタは、低出力のペルティエ素子の発熱側の温度を検出することにより、その発熱側が上限温度に達することによって上記NTCサーミスタの抵抗値が小さくなり、高出力の各ペルティエ素子の電流値が、低出力

の各ペルティエ素子の過熱が排除できる大きさまで減少するように選択された動作点にて、高出力の各ペルティエ素子の電流値を制御するものである。

板状の各ペルティエ素子の第1および第2グループは、良好な断熱性を有する枠状の容器の凹部にそれぞれ装着することができる。

各ペルティエ素子の発熱動作中に、ペルティエ素子のカスケード配列の、特に各ペルティエ素子の周辺部での温度ピークの過熱を回避するために、本願発明によれば、高出力の各ペルティエ素子の第2グループの少なくともいくつかは、電流が制御されるか、バイパスダイオードによって電氣的にバイパスされるように設置されている。上記バイパスダイオードは、発熱動作中に、バイパスされたペルティエ素子または各ペルティエ素子が無電流な状態を維持するように上記バイパスダイオードの極性が合わせている。

さらに、本願発明の上記の技術的思想に加えるものとして、上記の各ペルティエ素子の周辺部での温度ピークを低減するために、中間プレートの表面面積を、各ペルティエ素子の2つの地域での各配列によって占められた表面の全体より大きく設定することが考えられ、これにより、上記中間プレートが全ての各ペルティエ素子に対してそれらの周辺部にて重なり合っている。

本願発明およびその利点の詳細は、図面を参照した下記の明白な実施例に基づいき、より正確に説明される。

その図面として、

図1は、本願発明の各ペルティエ素子の2層のカスケード配列の基本的な説明図であって、冷却時の熱バランスを示すものであり、

図2は、図1に対応する2層のカスケード配列を示し、発熱時の熱バランスの説明図であり、

図3は、本願発明の特徴点を有する熱電的な加熱／冷却室の基本的な構成図であり、

図4は、低出力の各ペルティエ素子の過熱を回避するための本願発明の接続形態を示す構成図であり、

図5は、出力の異なる各ペルティエ素子の2層のカスケード配列の基本的な説明図であって、上記各ペルティエ素子の一部に対するバイパスダイオードの動作

モードを説明するものであり、

図6ないし図8は、上記各ペルティエ素子の一部に対し、一つまたは複数のバイパスダイオードを配列および接続するためのいくつかの変形例を示す説明図であり、

図9は、本願発明の他の実施例における基本的な説明図であって、各ペルティエ素子の一部がNTCサーミスタによってバイパスされていることを示すものであり、

図10は、多層のカスケード配列における発熱中において、各ペルティエ素子の一部に対する電流制限のための他の実施例を示す説明図であり、

図11は、本願発明の第1の明白な実施例に係る、ペルティエを用いた加熱／冷却室の断面図であり、

図12および図13は、本願発明に係る、ペルティエを用いた加熱／冷却室の他の実施例の縦断面図および横断面図である。

よく知られているように、熱は、ペルティエ素子によって極めて容易に輸送することができる。原則として、ペルティエ素子は、外部の直流により迅速に作動する熱結合素子の直列に接続された配列を含む。巧みな面状の配列と所定のイオン注入された半導体素材とによって、比較的良好な冷却または発熱効果を達成することが可能となる。ここで対象となっているペルティエ素子のタイプの場合、常に、熱を吸収する一方の面（冷却側）と熱を放出する他方の面（発熱側）とが存在する。2つの面状の各配列を用い、一方の上に他方を積み重ねた場合、大きな温度範囲という利点は、比較的小さな構造にて達成される。

吸熱動作の場合では、一方の高出力の素子は、温度の所望する違いを発生させるために、上記素子または上記素子の上方に位置する素子のジュール熱($I^2 \times R$)の出力を運び去ることが必要となっている。この理由によって、いくつかの前例の中から、前述した例(US-A-4 833 889)に記載されているように、ピラミッド型の配列がしばしば選択される。

そのようなピラミッド型のカスケード配列の熱バランス、すなわち、発熱動作または冷却動作中に生じる熱の流れは、まず、図1および図2に基づいて次に説

明される。図1は、冷却動作中の熱の流れを示す。その熱の流れは次のようになっている。

ペルティエ素子1は、熱源70（温度 T_1 ）からの熱量を運び去らなければならない。よって、 $Q_1 = Q_q$ となる。

ペルティエ素子2は、 Q_q と共に上記ペルティエ素子1の流出熱量も運び去らなければならない。よって、 $Q_2 = I^2 \cdot R_1 + Q_q$ となる。

最終的には、蓄熱器7は、さらに加えて上記ペルティエ素子2の流出熱量も運び去らなければならない。よって、結果として、 $Q_3 = I^2 \cdot R_1 + I^2 \cdot R_2 + Q_q$ となる。

それらの具体的な関係は、次の仮定を必要とする。それは、 $Q_1 \ll Q_2$ 、または $T_1 \ll T_2$ である。図1のシステムは上記の仮定を満足する範囲にて構成され、意図された熱の流れが生じるようになっている。

図2は発熱動作中の熱の流れを示す。その熱の流れは次のようになっている。

ペルティエ素子1は、 $Q_2 (= I^2 \cdot R_2 + Q_3)$ を運び去らなければならない。

ペルティエ素子2は、熱源70（温度 T_2 ）からの熱量、すなわち Q_3 を運び去らなければならない。

上記蓄熱器7は、 $Q_q (= I^2 \cdot R_1 + I^2 \cdot R_2 + Q_3)$ を吸熱する必要がある。

この場合、次の仮定を必要とする。それは、 $Q_2 \gg Q_3$ 、または $T_1 \gg T_2$ である。

ペルティエ素子2に対してより小さな出力のペルティエ素子1が、より大きな出力の上記ペルティエ2よりも必ず速く消耗することは明らかです。

個々のペルティエ素子が運び去らなければならない熱の流れを、現時点で考慮するならば、熱の流れが込み入るペルティエ素子1での発熱動作において律速段階 (bottleneck) が存在することは明らかです。

次のことがペルティエ素子1に適用される。

ケース1（図1参照）では、通過する熱、つまり運び去られる熱は Q_q に等しい。

ケース2（図2参照）では、通過する熱、つまり運び出される熱は $(I^2 \times R + Q3)$ に等しい。

発熱動作中に、ペルティエ素子1を対して生じる他の問題点は、高出力のペルティエ素子2のジュール熱の出力 $(I^2 \times R2)$ である。原則として、低出力のペルティエ素子1（低出力の各ペルティエ素子）の熱を運び去る能力は、さらに他の問題点として、例えば、上記のジュール熱を同時に運び去るには小さすぎる。結果として、発熱動作中に熱の流れが込み入る熱の集中が発生する。本願発明は、このような熱の集中状態を回避しており、その点についてさらに以下後述する。

熱電的に作動する加熱および冷却室は、図3に基づく断面構成図に示すように、断熱性を有する覆い部3を有し、その覆い部3は受け板4をその周辺部全辺にてシールした状態にて内蔵している。上記覆い部3は、典型的には、3から30リットルの内部空間を内蔵し、その内部空間が、上記覆い部3の優れた断熱効果によって温度を極めて正確に、かつ安定に冷却されたり、加熱されたりできるものである。また、上記内部空間はさらに大きな容量であってもよい。

上記受け板4の下部には、比較的、低出力の、かつ、面状の各ペルティエ素子1の第1の内側の層状配列が設けられている。低出力の各ペルティエ素子1は、優れた断熱性を有するプレート状の枠の予め形成された凹部に正確に取り付けられている。それらペルティエ素子は、公知の方法にてカスケード配列となるように電気的に互いに接続されている。

第1の低出力の各ペルティエ素子1の内側の層状体は、中間プレート6によって第2の高出力の面状の各ペルティエ素子2から分離されている。上記中間プレート6は、特に、内部応力の無いアルミ鋳物から調製される。

上記各ペルティエ素子2は、同様に、優れた断熱性を有するプレート状の枠により形成される凹部内の対応した位置に正確に取り付けられている。上記の高出力の各ペルティエ素子2も、カスケード状に電気的に互いに接続され、その上、第1の各ペルティエ素子1に対してカスケード配列の状態にて接続されている。大きな断熱性を有する周辺部でのシールが、部材番号5により示されている。

層状構造の第1の各ペルティエ素子1、中間プレート6、第2の各ペルティエ

素子2の下部に、蓄熱器7が取り付けられている。上記蓄熱器7は、流出熱量を外部に取り出すためのものである。

上記の各ペルティエ素子の一つの層、例えば各ペルティエ素子1の内部の層状配列は、10以上のペルティエ素子を含むことができる。上記各ペルティエ素子1・2に対して高温部の発生、特に、各ペルティエ素子1または各ペルティエ素子2の周辺部領域での高温部の発生を回避するために、それぞれのペルティエ素子層は共通の中間プレートに対し密に適合させた当接状態になっている。これにより、それぞれの上記素子に対する熱抵抗性は、ほぼ等しくなっている。上記中間プレート6は、全ての各ペルティエ素子と、それらの周辺部において少なくとも1cmまで重なり合っている。この結果、上記各ペルティエ素子1または各ペルティエ素子2の周辺部での過熱は効果的に防止される。

本願発明によれば、低出力の各ペルティエ素子1に対する上述のような過熱の問題は、発熱動作において、より大きなペルティエ素子2のジュール熱を減少させる、または全く低減させることによって完全に回避することができる。

本願発明では、発熱動作において所望されるジュール熱のこのような低減は種々の方法にて実現可能である。すなわち、一つには、単一のまたは複数のバイパスダイオードによる方法、また、他には、ペルティエ素子2の電流値を制限する方法を挙げることができる。

図4には、低出力の各ペルティエ素子1と高出力の各ペルティエ素子2とのカスケード接続のための独自の回路例が示されている。前記受け板4が冷却されると、低出力の各ペルティエ素子1は、熱エネルギーを受け板4から中間プレート6に輸送する。高出力の各ペルティエ素子2は、それら自身の流出熱量の一部、および、前述したように低出力の各ペルティエ素子1の流出熱量を運び去る必要がある。このために、高出力の各ペルティエ素子2は、上記の必要に関し有利となるように、蓄熱器7に近く配置されたペルティエ素子1に対し、より大きな表面積を有するようにも形成されている。

発熱中では、熱エネルギーの流れは、前述したように逆方向に進行する。この場合、各ペルティエ素子1によって中間プレート6上に許容できない熱の集中である過熱という危険性が生じる。これは、上記各ペルティエ素子1が、高出力の

各ペルティエ素子2の顕著に大きな流出熱量を外部に輸送して逃がすことができないからである。

このような危険性に対して、本願発明の第1の基本的な実施例では、図4に示すように、パワーダイオード10が各ペルティエ素子2の回路に対して並列にバイパスとして接続されている。なお、所望する温度範囲や、他の設計事項に応じて、高出力の各ペルティエ素子2のいくつかに対してバイパスダイオードを並列に設けても十分の場合がある。このような接続形式では、発熱状態中に、各ペルティエ素子1のみが作動するという効果が達成される。このことにより、より高い動作温度にて作動させても安全であるという利点が生じる。

それゆえ、図4および図5に示されるように、最も簡素な方法は、各ペルティエ素子2に対してパワーダイオード10を並列に、かつ、発熱動作中に、上記ダイオード10を順方向に作動するように接続する。結果として、各ペルティエ素子に対する電流が、各ペルティエ素子2を通過しないことになる。

バイパスダイオードを有する発熱動作における熱の流れは、図5から理解できる。前記の仮定である $T_1 \gg T_2$ の条件下では、次のことが順次起こるようになる。それは、ペルティエ素子1が、熱量 Q_2 を汲み出す必要があり、ペルティエ素子2が何も汲み出す必要がなく、上記蓄熱器7は、熱量 $Q_q = Q_2 + I^2 \cdot R_1$ を吸熱する必要がある。

このことから、ジュール熱 $I^2 \cdot R_1$ と、ペルティエ素子1の有用な運び去る熱量 Q_2 とのみが、蓄熱器7に流入することになる。

このような状態の上記各ペルティエ素子1は、正常な許容できる動作状態で作動する。

上記のバイパスダイオード10の設置位置は、次の各適用に応じて種々に選択することができる。

a) 電源において (図6参照)

b) 個々の各ペルティエ素子2の外部において (図7参照) c) 個々の、または全てのペルティエ素子2に内蔵された状態において (図8参照)

a) (図6参照) では、明らかなように、より高い耐電圧のバイパスダイオ

ド10が単一にて用いられ、上記バイパスダイオード10を接続するための配線が長くなるが、各ペルティエ素子2にて生じる温度の影響と無関係となるという利点がある。

b) (図7参照)では、明らかなように、対応したカスケード配列にて用いられる各ペルティエ素子と同様に多数のバイパスダイオード10が必要となる。上記各バイパスダイオード10は、それぞれ関係のある各ペルティエ素子の温度の影響を受けるが、各ペルティエ素子2の配列と電源との間の配線の引回し長さが小さいという特徴がある。

c) (図8参照)では、内蔵されたバイパスダイオード10の設置形式は、配線の引回し長さを最小化できるという技術的に大きな利点を発揮できる解決方法である。この設置形式では、ダイオード10は、より高い温度であっても確実に作動するように選択されることから、そのような設置形式でも何ら不都合は生じない。

上記バイパスダイオード10のペルティエ素子への一体化は、上記ペルティエ素子の作製時に行うことができ、発熱目的にも用いられるカスケード形式(ピラミッド形式)にて各ペルティエ素子の配列を形成する場合に特に適している。

本願発明の他の基本的な変形例を次に説明すると、図9および図10に示すように、上記変形例では、高出力の各ペルティエ素子2が、低出力の各ペルティエ素子1の発熱側の温度として機能するように上記各ペルティエ素子2への電流が規制、または設定される。

上記変形例の場合では、バイパスダイオードによる前述の解決法の欠点が生じる可能性が回避される。そのような欠点とは、過剰な温度上昇により低出力の各ペルティエ素子1にとって危険な状態となる前に、高出力の各ペルティエ素子2が、もはや低出力の各ペルティエ素子1と協動的に動作しなくなるということである。例えば、温度T1を急速に上昇させようとした場合、各ペルティエ素子2をできる限り長い間良好に作動させることがもちろん必要となる。

このような要求を満足する第1の可能な方法は、各ペルティエ素子1の発熱側の温度T3として機能する各ペルティエ素子2のための電流を、発熱中における許容できる最大温度値を越えないように制限することである。このような動

作モードは図10に示されている。

温度センサー16は、各ペルティエ素子1の発熱側の温度 T_3 を測定し、電流制限器18を制御する。上記電流制限器18は、明らかなように、各ペルティエ素子2を通る電流値12を、つまり温度 T_3 を予め設定した上限温度 T_{lim} ($T_3 < T_{lim}$)より常に下回るように設定する調整素子17を有している。

2つのグループを形成する各ペルティエ素子1・2をそれぞれ作動させるには、2つの電源が必要となる。しかしながら、上記の必要の代わりに、2つの互いに異なる仕様の各ペルティエ素子をそれらの最適な動作点にて個々に作動させることが可能となる。

前述のような要求を満足する第2のより簡素な可能な方法としては、図9の基本的な構成図に示すように、単一の電源を用いるものが考えられる。この場合、NTCサーミスタ25が、各ペルティエ素子1の発熱側の温度 T_3 を確実に測定し得るように設置されている。上記NTCサーミスタ25の動作点は、温度 T_3 が前記の上限温度に近づくと、NTCサーミスタ25の抵抗値が小さくなり、各ペルティエ素子2に流れる電流を、もはや各ペルティエ素子1の過熱状態を招かない大きさまで小さくするように設定されている。

次に、本願発明に係る熱電加熱冷却室の他の実施例を図11に示す。この熱電加熱冷却室では、図3に示した各部材と同様のものについては、それらを再度説明することを省く。内部を観察するための観察窓8が覆い部3の上部に設けられている。

各ペルティエ素子1・2のそれぞれに対する個々のプレート状の枠を部材番号12・11にてそれぞれ示す。各ペルティエ素子1・2に印加される電流値を正確に制御することを可能とするために、熱電加熱冷却室の内部の実際温度が較正された温度センサー9によって検出される。蓄熱器7の下部には、各脚部(図示せず)の間に2つの水平な回転ファン14が流出熱量の適切な除去を保证するため必要に応じて設けられている。

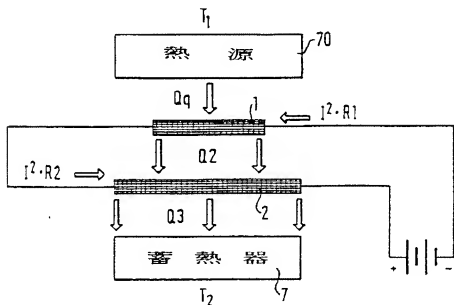
本願発明に係る熱電加熱冷却室のさらに他の実施例を図12および図13に示す。この実施例では、図12および図13に示すように、空気流、または必要に応じて回転ファン14による強制空気流によって蓄熱器7を冷却する代わりに、水

冷手段15または低容量の冷媒冷却手段が用いられている。

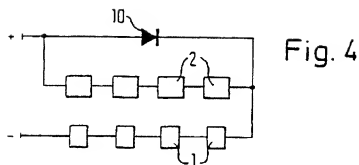
上記各実施例の構成を互いに許容できる範囲にて適合させた中間プレート6、および、低出力の各ペルティエ素子1と高出力の各ペルティエ素子2との独自の配列の重なり合う領域を有する層状の配列を有する本願発明の熱電加熱冷却装置は、極めて広い温度範囲、例えば、空冷では -15°C から 95°C まで、または水冷では -40°C から $+95^{\circ}\text{C}$ までの広い温度範囲にて作動させることができる。このような広い温度範囲は、今までのところ、上記のような形式の従来の冷却／加熱装置では達成されていない。

【図1】

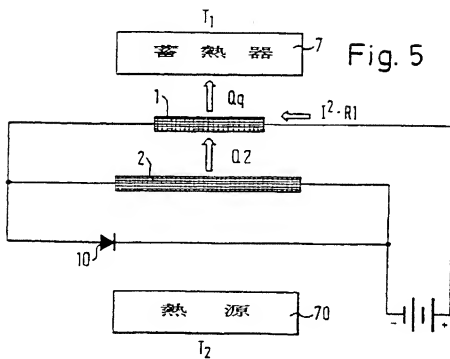
Fig. 1



【図4】

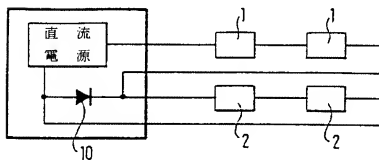


【図5】



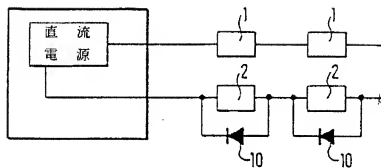
【図6】

Fig. 6



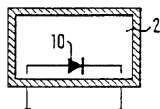
【图7】

Fig. 7



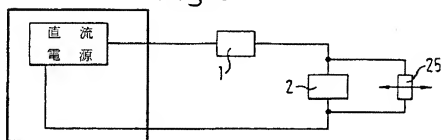
【图8】

Fig. 8

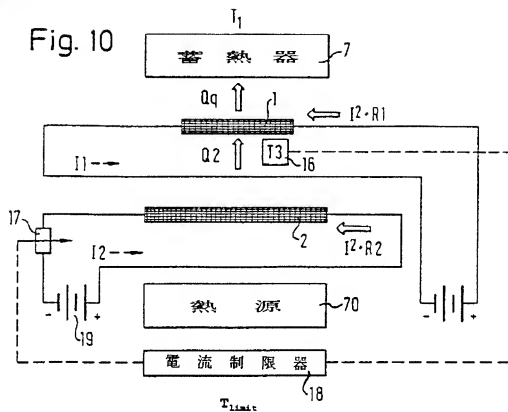


【图9】

Fig. 9

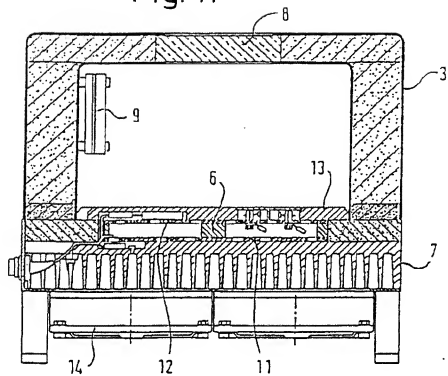


【図10】



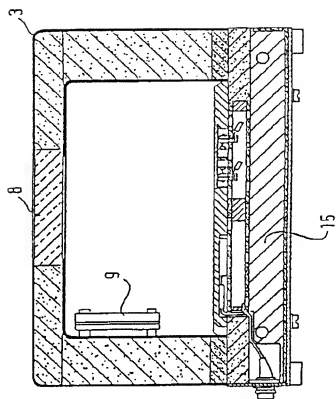
【図 11】

Fig. 11



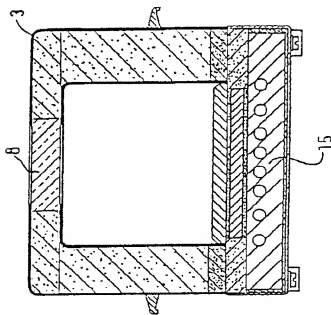
【図12】

Fig. 12



【図13】

Fig. 13



【手続補正書】特許法第184条の8

【提出日】1994年9月19日

【補正内容】

請求の範囲

1. 電気的な加熱冷却装置は、上記装置が取り付けられた基体に設けられた複数の各ペルティエ素子（1，2）が、一方の後方に他のものが配置されるカスケード配列にて接続され、かつ、発熱または冷却領域に分配されるように配列されており、上記装置の外面に熱伝達手段7が設けられ、上記各ペルティエ素子（1，2）では、出力段階の互いに異なる2つに分けられた各グループが、互いに平行な2つの層状に配列され、低出力の各ペルティエ素子（1）が、第1の内側の発熱または冷却領域に、高出力の各ペルティエ素子（2）が、第2の外側の発熱または冷却領域になるように配され、高出力の上記各ペルティエ素子（2）が上記熱伝達手段7によって覆われているものであって、

上記加熱冷却装置は、断熱性を有する加熱／冷却室に設置され、上記高出力の各ペルティエ素子（2）の少なくともいくつかは、バイパスダイオード（10）によって電気的にバイパスされ、かつ、上記バイパスダイオード（10）によって電気的にバイパスされたペルティエ素子（2）を、発熱動作中、無電流の状態に維持するように上記バイパスダイオード（10）の極性が合わされていることを特徴としている。

2. 熱電加熱冷却装置は、請求項1記載の熱電加熱冷却装置であって、上記バイパスダイオード（10）が、カスケードに接続された高出力の各ペルティエ素子（2）の全てを電気的にバイパスしていることを特徴としている。

3. 熱電加熱冷却装置は、請求項1記載の熱電加熱冷却装置であって、上記高出力の各ペルティエ素子（2）の少なくともいくつかは、それらに個々に割り当てられたバイパスダイオード（10）によって電気的にバイパスされていることを特徴としている。

4. 熱電加熱冷却装置は、請求項3記載の熱電加熱冷却装置であって、上記各バイパスダイオード（10）がそれぞれに割り当てられた各ペルティエ素子に対しそれぞれ一体化されていることを特徴としている。

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International Application No.

PCT/EP 93/02571

A. CLASSIFICATION OF SUBJECT MATTER
IPC 5 F25D21/04

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 5 F25B

Documentation searched other than minimum documentation to the extent that such documents are recorded in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US, A, 4 833 889 (HARWELL) 30 May 1989 cited in the application see column 2, line 65 - column 5, line 27; figures 1-4 -----	1, 6-10
A	US, A, 2 978 875 (LACKEY) 11 April 1961 see column 2, line 39 - column 5, line 69; figures 1-5 -----	1, 6-10
A	US, A, 2 998 707 (MEESS) 5 September 1961 see column 2, line 5 - column 4, line 61; figures 1-3 -----	1, 11
A	US, A, 4 671 070 (RUDICK) 9 June 1987 see column 2, line 46 - column 4, line 26; figures 1-5 ----- -/-	1, 11

☒ Further documents are listed in the continuation of box C.☒ Patent family members are listed in annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or obvious or be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"Z" document member of the same patent family

Date of the actual completion of the international search

30 December 1993

Date of mailing of the international search report

- 7. 01. 94

Name and mailing address of the ISA
European Patent Office, P.B. 5818 Patentlaan 2
NL - 2200 HV Rijswijk
T.G. (+ 31-70) 240-2040, Tlx. 31 651 epo nl,
FAX (+ 31-70) 240-3010

Authorized officer

Boets, A

INTERNATIONAL SEARCH REPORT

International Application No.

PCT/EP 93/02571

Classification: DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of documents, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US,A,3 934 758 (KIPP) 27 January 1976 see column 7, line 62 - column 8, line 17; figure 10 ---	1
A	US,A,3 088 288 (ELFVING) 7 May 1963 ---	
A	US,A,3 091 939 (BAUDE) 4 June 1963 ---	
A	DE,A,18 17 058 (SIEMENS) 27 May 1971 -----	

INTERNATIONAL SEARCH REPORT

information on patent family members

International Application No.

PCT/EP 93/02571

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US-A-4833889	30-05-89	US-A- 4947648	14-08-90
US-A-2978875		NONE	
US-A-2998707		NONE	
US-A-4671070	09-06-87	FR-A- 2588946	24-04-87
		JP-A- 62123271	04-06-87
		US-A- 4738113	15-04-88
US-A-3934758	27-01-76	NONE	
US-A-3068288		NONE	
US-A-3091939		NONE	
DE-A-1817058	27-05-71	NONE	